

БЕКІТЕМІН  
Факультет Ғылыми кеңесінің  
төрағасы  
Урмашев Б.А.



Ғылыми кеңес хаттамасы

№

« 14 » « 09 » 2023 ж.

Пән бойынша ЖАОК оқу үдерісіне интеграциялау картасы

«Ендірілген жүйелер»

Жұмыстың мақсаты – Пән бойынша ЖАОК немесе оның элементтерін оқу үдерісіне қосу.

1-бөлім. ЖАОК жалпы сипаттамалары негізінде пәнмен салыстырып таңдау.

Пәннің атауы:	ЖАОК 1 атауы:	ЖАОК 2 атауы
Ендірілген жүйелер	Introduction to FPGA Design for Embedded Systems	Hardware Description Languages for FPGA Design
<b>Білім беру саласының коды және жіктелуі</b> 6B06 Ақпараттық-коммуникациялық технологиялар		
<b>Дайындық бағытының коды және жіктелуі</b> 6B061 Ақпараттық-коммуникациялық технологиялар		
<b>Білім беру бағдарламаларының коды және тобы</b> B057-Ақпараттық технологиялар		
<b>ББ шифры</b> 6B06103		
<b>ББ атауы</b> Компьютерлік инженерия		
<b>Еңбек қарқындылығы (сағат / кредит)</b>	<b>Еңбек қарқындылығы (сағат / кредит)</b>	<b>Еңбек қарқындылығы (сағат / кредит)</b>
45/5	4 апта	4 апта
<b>Оқыту бағыты</b>	<b>Оқыту бағытындағы ұсыныстар (бар болса)</b>	<b>Оқыту бағытындағы ұсыныстар (бар болса)</b>
6B061 Ақпараттық-коммуникациялық технологиялар	Курс математикадан, электроникадан және цифрлық схемотехникадан білімі бар студенттерге арналған .	Курс математикадан, электроникадан және цифрлық схемотехникадан білімі бар студенттерге арналған .
<b>Оқу түрі (күндізгі / аралас / қысқартылған)</b>	<b>Платформа</b>	<b>Платформа</b>
Күндізгі	Coursera	Coursera
	<b>Курсқа сілтеме</b> <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/info">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/info</a>	<b>Курсқа сілтеме</b> <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/home">https://www.coursera.org/learn/fpga-hardware-description-languages/home</a>
<b>Білім деңгейі (кәсіптік білім / бакалавр / магистр / докторантура / қосымша білім)</b>	<b>Білім деңгейі, егер ЖАОК-та көрсетілген болса</b>	<b>Білім деңгейі, егер ЖАОК-та көрсетілген болса</b>
<b>Бакалавр</b>	Бакалавр, магистр	Бакалавр, магистр
<b>Оқу жоспарындағы пәннің сипаты (негізгі / профильдік / элективті)</b>	<b>Білім беру ұйымы - әзірлеуші</b>	<b>Білім беру ұйымы - әзірлеуші</b>
Базалық	«Колорадо Боулдер» университеті	«Колорадо Боулдер» университеті
<b>Оқу тілі</b>	<b>Оқу тілі</b>	<b>Оқу тілі</b>
Қазақ тілі	Ағылшын ,орыс тілі.	Ағылшын ,орыс тілі.

<b>Семестр</b>	<b>Қол жетімділігі:</b> жарияланған күннен бастап, семестрдің басында белгіленген	<b>Қолжетімділігі:</b> Жарияланған күннен бастап, семестрдің басында белгіленген
<b>5</b>	<b>жарияланған күннен бастап</b>	<b>жарияланған күннен бастап</b>
<b>Аттестаттау формасы (емтихан)</b> азбаша емтихан	тестілеу, семинар тапсырмаларын орындау.	тестілеу, семинар тапсырмаларын орындау.

2-бөлім. Мазмұны мен қалыптасқан құзыреттіліктерді талдау негізінде ЖАОК таңдау.

<b>2.1. Пән бойынша оқу нәтижелері (ОН) (3-6 негізгі):</b>	<b>ЖАОК 1 бойынша оқу нәтижелері (мәлімделген болса):</b>	<b>ЖАОК 2 бойынша оқу нәтижелері (мәлімделген болса):</b>
<p>Пәнді игеру нәтижесінде келесі құзыреттіліктер қалыптасады:</p> <ol style="list-style-type: none"> <li>1. Ендірілген жүйелердің теориялық негіздерін үйрену;</li> <li>2. Ендірілген жүйелерді жасау әдістемелерін зерттеу.</li> <li>3. Ендірілген жүйедегі тапсырмаларды шешу теориясы;</li> <li>4. Технологиялық процесстерде ендірілген жүйелер элементтерін қолдану;</li> <li>5. Ендірілген жүйелердің жалпылама құрылымдық сұлбаларын зерттеу;</li> </ol>	<ol style="list-style-type: none"> <li>1.Ендірілген жүйелерді FPGA арқылы жобалау және тәжірибелік дағдыларды қалыптастыру.</li> <li>2.FPGA әзірлеу үшін заманауи бағдарламалық құралдарды пайдалану</li> <li>3.FPGA көмегімен сандық жобалаудағы маңызды мәселелерін шешу.</li> <li>4. FPGA, CPLD, ASSP және ASIC арасындағы айырмашылықты сипаттау</li> <li>5. Бағдарламаланатын логикалық құрылғылардың тарихи дамуын айту</li> <li>6. LUT көмегімен логикалық схемаларды құрастыру</li> </ol>	<ol style="list-style-type: none"> <li>1. VHDL көмегімен компараторды 4 түрлі жолмен жасауды түсіндіру.</li> <li>2. VHDL синтаксисі мен ережелері туралы жұмыс білімін көрсету</li> <li>3. VHDL мәлімдемелерін, порт режимдерін және деректер түрлерін пайдалануды сипаттау</li> <li>4. ModelSim пайдалану арқылы VHDL конструкцияларын имитациялау, тексеру және жөндеу</li> </ol>
<p><b>2.2. ОН сәйкестік деңгейі (сараптамалық сәйкестік % қорытынды негізінде орындалады).</b> ЖАОК1-80%, ЖАОК2-60%,</p>		
<p><b>2.3. Тақырыпқа қатысты дәрежесі (жартысынан көбіне сәйкес келеді / 1 модульге сәйкес келеді / басқа).</b></p>		
<p><b>Жартысынан көбіне сәйкес келеді</b> Екі ЖАОК-ті бір пәнге біріктіруге түсініктеме: курстардың пәндік бағыттары бірдей. Айырмашылығы ЖАОК1 жобаны басқарудың теориялық негіздеріне және кейбір экономикалық жобалау құралдарына кеңірек шолуды ұсынады, ал ЖАОК2 курстың бағдарламасы логикалық құрылымдық жобалау әдісінің технологиясын меңгеруге бағытталған.</p>		

3-бөлім. ЖАОК қосу моделін таңдау (жобада «Тек ЖАОК» моделін пайдаланбаңыз).

### 3.1. Модель таңдау:

**Модель 1. ЖАОК-ның қолдауы:** ЖАОК дәстүрлі оқытуда СӨЖ ретінде, «Төңкерілген сынып» технологиясын қолдана отырып немесе қолданбай-ақ пән бойынша қосымша материал ретінде қолданылады.

**Модель 2. Аралас оқыту «+ЖАОК»:** аудиториялық сабақтарды ішінара ауыстыру (негізінен дәрістер), сонымен қатар «төңкерілген сынып» технологиясын қолдана отырып немесе қолданбай-ақ, ЖАОК-тың жеке тақырыптарын ішінара қайта есептеу.

**Модель 3. Аралас оқыту «ЖАОК+»:** дәрістерді, практикалық және семинарлық сабақтарды ішінара сақтай отырып, ЖАОК қолдану сондай-ақ ағымдағы аттестаттау және пән бойынша қорытынды бақылау үшін ЖАОК-да оқыту нәтижелерін пайдалану.

Модель 3. ЖАОК 1. Аралас оқыту «ЖАОК+»

ЖАОК 2. Аралас оқыту «+ЖАОК»:

### 3.2. Сіздің пәніңізді оқытуда ЖАОК қолданудың жеке мақсатын тұжырымдаңыз.

Тақырып бойынша дәрістер сәйкесінше мәтіндік формада беріледі. Өзін-өзі бағалауға арналған тапсырмалар әр тақырып зерттелгеннен кейін орындалады. ЖАОК -ті қолдана отырып, студенттер дәрістік танысады және тақырып бойынша дәріс берушімен материалды үйлестіреді. Сонымен, студенттер тақырып мазмұнын әр түрлі көзқарас бойынша игере алады. ЖАОК платформасында дәрістерді ұсыну мұғалімдер мен студенттерге проблемалық мәселелерді талқылауға көбірек уақыт бөлуге мүмкіндік береді.

**3.3. Модельді таңдауды негіздемесі (еркін нысанда, 30-60 сөз сөйлеу көлемі) және оның мақсатпен арақатынасы (3.2-т.)** Сіз қандай таңдау критерийлеріне сүйенгеніңізді және осы таңдау кезінде нені басшылыққа алғаныңызды түсіндіре отырып, ессе түрінде ЖАОК таңдауыңызды және оны кіріктіру моделін негіздеңіз. 1 және 2 бөліктерде ұсынылған талдауға сүйеніңіз.

«Ендірілген жүйелер» курсының пәні «Ендірілген жүйелер үшін FPGA жобалауына кіріспе» және «FPGA жобалауына арналған жабдықты сипаттау тілдері» пәнінің оқу бағдарламасына 80% сәйкес келеді. ЖАОК зерттелетін материалды іс жүзінде іске асыру мысалдарын көрсетеді, дәрістер практикалық тапсырмалармен және алған білімді тексеру үшін тест түрінде сауалнамалармен бірге жүреді. ЖАОК қолдану оқытушыға дәрістерді қосымша өткізуімен қатар пәннің барлық спектрін қамтуға мүмкіндік береді, студенттерде ендірілген жүйелердегі тапсырманы толық шешу, FPGA арқылы жобалау туралы кешенді түсінік қалыптастырады.

4-бөлім. Оқытылатын пәнге ЖАОК қосудың жоспары

### 4.1. Модель атауы (3.1 қ.)

Модель 3. ЖАОК 1. Аралас оқыту «ЖАОК+»

ЖАОК 2. Аралас оқыту «+ЖАОК»:

### 4.2. Оқу курсының мазмұнын іске асыру күнтізбесі (кестесі)

Апта	Тақырыптың аталуы	Сағат саны	Ең жоғарғы балл	Білімді бағалау формасы	Сабақты өткізу формасы/платформа
<b>Модуль 1. Ендірілген жүйелер үшін FPGA жобалауына кіріспе</b>					
1	Д1. Бағдарламаланатын логика және FPGA жобалауына кіріспе	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/F3gn8/1-welcome-to-the-world-of-programmable-logic-and-fpga-design">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/F3gn8/1-welcome-to-the-world-of-programmable-logic-and-fpga-design</a>

	<b>СС1.</b> Логикалық жобалауға LUT-ты қолдану тапсырмалары	2	10	Тест, Сұхбат- сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/0AV8f/5-luts-for-logic-design">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/0AV8f/5-luts-for-logic-design</a>
2	<b>Д2.</b> CPLD архитектурасы	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/1">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/1</a>
	<b>СС2.</b> FPGA мультипликаторларды жобалау тапсырмалары	2	10	Тест, Сұхбат- сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/1">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/1</a>
3	<b>Д3.</b> QUARTUS II арқылы FPGA да жобалау	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/cDnJk/1-the-fpga-design-flow">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/cDnJk/1-the-fpga-design-flow</a>
	<b>СС3.</b> QUARTUS II және Verilog тілі арқылы FPGA логикалық элементтерін тану	2	10	Тест, Сұхбат- сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/2">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/home/week/2</a>
	<b>СОӨЖ 1.</b> <b>СӨЖ 1</b> орындау бойынша кеңес беру «Verilog тілін пайдаланып Quartus II cad ортасында FPGA бойынша цифрлық құрылғы жобасын құру». 1-3 дәрістер бойынша білімді тексеру		5	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
4	<b>Д4.</b> Xilinx заманауи бағдарламаланатын логикалық құрылғылары	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн . ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/M4oaE/2-xilinx-cpld-architecture">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/M4oaE/2-xilinx-cpld-architecture</a>

	<b>CC4.</b> Xilinx үлкен және кіші заманауи бағдарламаланатын логикалық құрылғыларының айырмашылықтары	2	10	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/M4oaE/2-xilinx-">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/M4oaE/2-xilinx-</a>
5	<b>D5.</b> Altera Max V заманауи бағдарламаланатын логикалық құрылғылары.	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/DKfC1/6-altera-large-fpgas">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/DKfC1/6-altera-large-fpgas</a>
	<b>CC5.</b> Торлы бір чипті FPGA шешімдері	2	10	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/ae1hC/8-lattice-single-chip-fpga-solutions">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/ae1hC/8-lattice-single-chip-fpga-solutions</a>
	<b>COӨЖ2. СӨЖ 1</b> Қабылдау және қорғау . 4-5 дәрістер бойынша білімді тексеру		20	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
6	<b>D6.</b> FPGA дизайнына арналған кеңейтілген схемалық жазба және иерархия	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/EMmjV/2-advanced-schematic-entry-for-fpga-design-drawing-and-hierarchy">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/EMmjV/2-advanced-schematic-entry-for-fpga-design-drawing-and-hierarchy</a>
	<b>CC6.</b> IP блоктары арқылы өнімділікті арттыру	2	10	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/S2fC6/3-improving-productivity-with-ip-blocks">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/S2fC6/3-improving-productivity-with-ip-blocks</a>
7	<b>D7.</b> FPGA сыртқы әсерлесуімен ішкі сигналдардың тағайындалуы	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/O8vKC/6-pin-assignments-making-them-spot-on">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/O8vKC/6-pin-assignments-making-them-spot-on</a>
	<b>CC7.</b> FPGA-ны бағдарламалау	2	10	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 1 <a href="https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/KQgd9/7-programming-the-fpga">https://www.coursera.org/learn/intro-fpga-design-embedded-systems/lecture/KQgd9/7-programming-the-fpga</a>

	<b>СОӨЖ 3. СӨЖ 2</b> бойынша кеңес беру. «QUARTUS II CAD және Verilog тілі арқылы FPGA бойынша декодер жобасын құру». 6-7 дәрістер бойынша білімді тексеру		5	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
	<b>1 АБ</b>		100		
<b>Модуль 2. FPGA жобалауына арналған жабдықты сипаттау тілдері</b>					
8	<b>Д8.</b> FPGA дизайнына арналған жабдықты сипаттау тілдеріне кіріспе	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/JoMWp/introduction-to-hardware-description-languages-for-fpga-design">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/JoMWp/introduction-to-hardware-description-languages-for-fpga-design</a>
	<b>СС8.</b> Аппараттық құралдарды әзірлеуге арналған VHDL жобалау тілі	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/1">https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/1</a>
	<b>Д9.</b> ModelSim ішіндегі VHDL, оны жүктеу мен орнату	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/Op5L2/vhdl-in-modelsim-download-and-install">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/Op5L2/vhdl-in-modelsim-download-and-install</a>
9	<b>СС9.</b> HDL симуляторы арқылы кодты тестілеу және бағалау	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/s5ylh/vhdl-in-modelsim-adding-to-your-toolkit">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/s5ylh/vhdl-in-modelsim-adding-to-your-toolkit</a>
10	<b>Д10.</b> VHDL-дегі комбинаторлық логикалық схемалары	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/xrI3k/learning-to-speak-vhdl-intro">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/xrI3k/learning-to-speak-vhdl-intro</a>
	<b>СС10.</b> Мультиплексорлар, демультимплексорлар, дешифраторлар, компараторлар және қосқыштарды VHDL-де құру	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/2">https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/2</a>

	<b>СОӨЖ 4.</b> <b>СӨЖ 2</b> Қорғау және қабылдау. Бақылау жұмысы.. 8-10 дәрістер бойынша білімді тексеру		20	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
11	<b>Д11.</b> Иерархиялық және модульдік жобалау әдістері	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/2">https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/2</a>
	<b>СС11.</b> VHDL-дегі есептегіштер мен регистр синхронды құрылғылары	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/ZXpK8/synchronous-logic-counters-and-registers">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/ZXpK8/synchronous-logic-counters-and-registers</a>
12	<b>Д12.</b> Verilog және System Verilog синтаксисі	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/CVrUX/verilog-for-fun-and-profit-intro">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/CVrUX/verilog-for-fun-and-profit-intro</a>
	<b>СС12.</b> Verilog және System Verilog мәлімдемелерін, порт режимдерін және деректер түрлерін пайдалану	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/3">https://www.coursera.org/learn/fpga-hardware-description-languages/home/week/3</a>
	<b>СОӨЖ 5. СӨЖ 3</b> бойынша кеңес беру. «QUARTUS II CAD және Verilog тілін пайдалана отырып, FPGA жүйесінде сандық екілік есептегіш жобасын құру». 11-12 дәрістер бойынша білімді тексеру		10	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
13	<b>Д13.</b> Verilog схемаларының конструкцияларын модельдеу, сынау үшін ModelSim симуляторы	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/7VZM4/testing-with-modelsim">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/7VZM4/testing-with-modelsim</a>
	<b>СС13.</b> ModelSim симулятор бағдарламалық құралын пайдалану	2	5	Тест, Сұхбат-сауалнама, орындалған	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2



				тапсырмаларды қабылдау	<a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/kjLDm/verilog-evaluation">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/kjLDm/verilog-evaluation</a>
14	<b>Д14.</b> Verilog және System Verilog -дегі комбинаторлық логикалық схемалары	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/bOZLp/learning-to-speak-verilog-intro">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/bOZLp/learning-to-speak-verilog-intro</a>
	<b>СС14.</b> Мультиплексорлар, демультимплексорлар, дешифраторлар, компараторлар және қосқыштарды Verilog және System Verilog -де құру	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/PXXii/combinatorial-circuits">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/PXXii/combinatorial-circuits</a>
	<b>СОӨЖ 6. СӨЖ 3.</b> Қабылдау және қорғау Бақылау жұмысы. 13-14 дәрістер бойынша білімді тексеру.		30	Талдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн.
15	<b>Д15.</b> Verilog және System Verilog -дегі есептегіштер мен регистр синхронды құрылғылары	1		-	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/V2EL0/synchronous-logic-counters-and-registers">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/V2EL0/synchronous-logic-counters-and-registers</a>
	<b>СС15.</b> Verilog көмегімен жад құрылғыларын жасау, файл енгізу арқылы жадты инициализациялау	2	5	Тест, Сұхбат-сауалнама, орындалған тапсырмаларды қабылдау	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн. ЖАОК 2 <a href="https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/IVF3U/memory-with-verilog">https://www.coursera.org/learn/fpga-hardware-description-languages/lecture/IVF3U/memory-with-verilog</a>
	<b>СОӨЖ 7.</b> Пән бойынша қорытынды емтиханға кеңес беру.			Кеңес беру	Сабақ кестесі бойынша бекітілген аудиторияда өткізіледі. оффлайн
	<b>2 АБ</b>		100		

Қысқартулар:

Д – дәріс

СС – семинар сабағы

СӨЖ – студенттің өзіндік жұмысы

СОӨЖ – оқытушының басшылығымен студенттің өзіндік жұмысына

АБ – аралық бақылау

4.3. Еркін түрде, сіздің пәніңізде ЖАОК қолдануға қатысты күтулер мен алаңдаушылықтар туралы жазыңыз.

- «Курстан күтілетін нәтижелер:
- Курсқа қызығушылық артады
- Сапа кепілдігі және жоба тәжірибесінің әртүрлілігі
- Жобалау құралдарын қолдану аясы кеңейеді
- Тәуекелдер:
- Студенттердің ЖАОК-да жұмыс істеу уақытын жоспарлау

Кафедра меңгерушісінің қорытындысы:  
~~Тәуекелдер мен күтілетін нәтижелері таңғаларлық нәтижелермен күтілетін нәтижелерімен  
 бол. екіжас кәсіпкерлермен, таңғаларлық нәтижелермен пайдалануға болады деп бағаланды.~~

Кафедра меңгерушісі

Дәріскер

Дарибаев Б. С.

Садықова Б.М